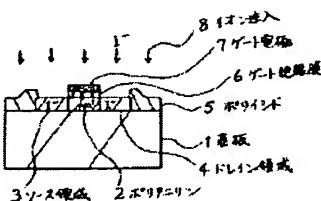


MANUFACTURE OF MOLECULAR ELECTRONICS DEVICE

Publication number: JP1205536
Publication date: 1989-08-17
Inventor: IWAMATSU SEIICHI
Applicant: SEIKO EPSON CORP
Classification:
- international: H01L21/425; H01L29/78; H01L29/786; H01L51/05;
H01L51/40; H01L21/02; H01L29/66; H01L51/05; (IPC1-
7); H01L21/425; H01L29/28; H01L29/78
- European:
Application number: JP19880030276 19880212
Priority number(*): JP19880030276 19880212

[Report a data error here](#)**Abstract of JP1205536**

PURPOSE: To make a minute and highly integrated molecular electronics device by a method wherein polyaniline is doped with an alkali metal ion or a halogen ion by using an ion implantation method. CONSTITUTION: A polyaniline film 2 and a polyimide film 5 for device isolation use are formed on the surface of a substrate 1; a gate insulating film 6 and a gate electrode 7 are formed in a gate region of the polyaniline film 2. A source region 3 and a drain region 4 which have been doped with an iodine ion radical are formed in a self-aligned manner by making use of the gate region as a mask. By using an ion implantation apparatus of an impurity such as boron, phosphorus, arsenic or the like, an alkali metal ion or a halogen ion is implanted after it has been accelerated by an ion implantation operation 8. After the ion implantation operation, an operation to form a radical is executed by an annealing operation at a low temperature. By this setup, a minute and highly integrated molecular electronics device can be made.



Data supplied from the esp@cenet database - Worldwide

⑫ 公開特許公報 (A)

平1-205536

⑬ Int. Cl.¹H 01 L 21/425
29/28
29/78

識別記号

3 1 1

府内整理番号

7738-5F
6835-5F

⑭ 公開 平成1年(1989)8月17日

B-7925-5F 審査請求 未請求 請求項の数 2 (全4頁)

⑮ 発明の名称 分子エレクトロニクス装置の製造方法

⑯ 特願 昭63-30276

⑰ 出願 昭63(1988)2月12日

⑱ 発明者 岩松誠一 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑲ 出願人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号

⑳ 代理人 弁理士 最上務 外1名

明細書

② 発明の詳細な説明

(産業上の利用分野)

1. 発明の名称
分子エレクトロニクス装置の製造方法

本発明は分子エレクトロニクス装置の製造法に関する、機能性高分子材へのイオン・ラジカルのドーピング法に関する。

2. 特許請求の範囲

- (1) ポリアセチレン、ポリアニリン等へのナトリウム、リチウム等のアルカリ金属イオンや塩素、ヨウ素等のハロゲン、イオンのドープをイオン注入法により行なう事を特徴とする分子エレクトロニクス装置の製造方法。
- (2) ポリアセチレン、ポリアニリン等へのナトリウム、リチウム等のアルカリ金属イオンや塩素、ヨウ素等のハロゲン、イオンのドープをこれらイオンを含有せる溶液中にて電界イオン注入法により行なう事を特徴とする分子エレクトロニクス装置の製造方法。

(従来の技術)

従来、ポリアセチレン、ポリアニリン等の機能性高分子材へのイオン・ラジカルのドーピング法としては、これライオン種を含有せる化合物を混合する混合法や、ガス拡散法あるいは固体熱拡散法等による拡散法が主として用いられていた。

(発明が解決しようとする課題)

しかし、上記従来技術によると、電界効果トランジスタを製作する場合等に、ソース、ドライン領域にイオン・ラジカルを拡散法により形成すると、ゲート領域下に逆イオン・ラジカルが拡散し、トランジスタの微細化に向かない等の問題点があった。

本発明は、かかる従来技術の問題点をなくし、分子エレクトロニクス装置の微細化に向けたイオン・ラジカルの機能性高分子材への導入法を提供する事を目的とする。

〔課題を解決するための手段〕

上記問題点を解決するために、本発明は、分子エレクトロニクス装置の製造法に関し、

- (1) 機能性高分子へのイオン・ラジカルのドープをイオン注入法により行なう手段をとる事、及び、
- (2) 機能性高分子へのイオン・ラジカルのドープをイオンを含有せる溶液中にて電界イオン注入法により行なう手段をとる事、を基本とする。

〔実施例〕

以下、実施例により本発明を詳述する。

第3図は本発明との比較のために示した従来技術による拡散法に関する、ガス拡散法によるイオン・ラジカルのドーピングを示している。すなわち

(8)

であり、基板1の表面に機能性高分子としてのN a⁺を予じめドープしたポリアニリン2の膜と電子分離用のポリイミド5の膜を形成し、前記ポリアニリン2の膜のゲート領域にゲート絶縁膜6及びゲート電極7を形成する事は従来技術と同等であるが、該ゲート領域をマスクとして自己整合型にてヨウ素イオン・ラジカルをドープしたソース領域3及びドレイン領域4を形成するに際し、半導体装置の製造にては通常用いられているボロンやリンあるいは砒素等の不純物のイオン打込み装置を用いてアルカリ金属イオンやハロゲン・イオンをイオン注入8により加速して注入して成る。該イオン注入後、低温のアニール処理によりラジカル（活性）化する訳であるが、本法の場合には第3図に示す如き従来技術の様に、ソース領域3及びドレイン領域4がゲート領域下迄及ぶ事はない。

第2図は本発明の他の実施例である電界イオン注入法を示している。すなわち、基板11の表面にポリアニリン12、ポリイミド15、ゲート絶

(5)

—216—

、基板31の表面に分子エレクトロニクス装置として電界効果トランジスタを予じめNa⁺を混合法等により混入したポリアニリン32の膜を形成すると共に電子分離膜としてポリイミド35の膜を形成し、前記ポリアニリン32の膜上にはゲート領域にゲート絶縁膜36及びゲート電極37を形成し、ヨウ素のガス分子38を含有せる雰囲気にて晒すことにより自己整合型にてソース領域33及びドレイン領域34にてヨウ素イオン・ラジカルが拡散して形成されて成る訳であるが、拡散法による為に、ポリアニリン32の膜中には等方的にヨウ素イオン・ラジカルは拡散して形成される為に、ゲート領域下迄、ソース領域33及びドレイン領域34が及んでいる状態となり、過料拡散によりソース領域33とドレイン領域34が短絡し、電界効果トランジスタとしての動作をしなくなる恐れがある事を示して居り、ひいてはゲート領域の微細化には拡散法は適していない事となる。

第1図は本発明の一実施例を示すイオン注入法

(4)

絶縁膜16及びゲート電極17を形成した試料を容器18中に入れた溶液19中に浸漬し、溶液内の電極板20と対向して置き、該電極板20と前記試料のポリアニリン12との間があるいは絶縁性の基板11の裏面に設置あるいは形成した電極との間に電源22からの電界を印加する事により電界イオン21を加速して注入し、ソース領域13及びドレイン領域14を自己整合型にて形成できる様子を示したもので、本法によるとイオン注入法と同じくゲート下への活性種のしみ込みもなく、微細化に向けた方法となる。

〔発明の効果〕

本発明によるイオン注入法あるいは電界イオン注入法では、イオン・ラジカル等方向拡散による横方向拡がりがなく、分子エレクトロニクス装置の微細化及び高集積化を計ることができるのである。

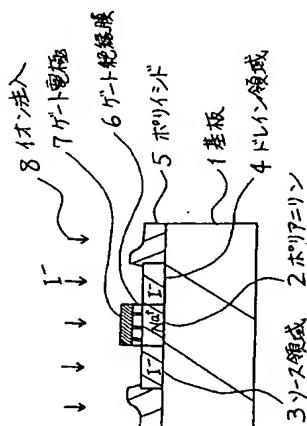
(6)

4. 図面の簡単な説明

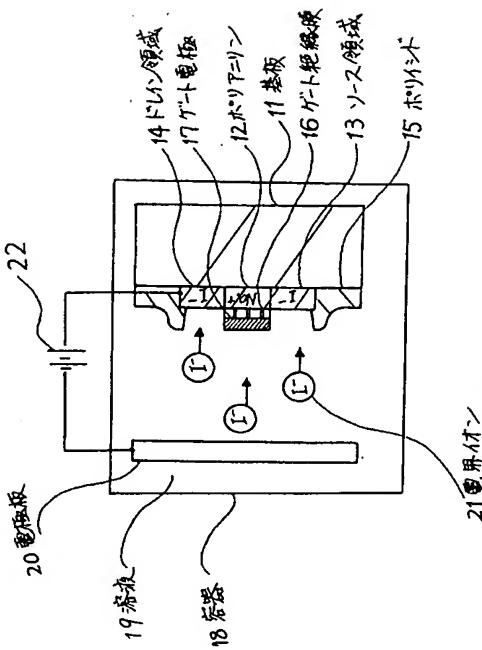
第1図は本発明の一実施例を示すイオン注入法を示す図。第2図は、本発明の他の実施例を示す電界イオン注入法を示す図、第3図は従来技術による拡散法を模式的に示した図である。

- 1, 11, 31 ……基板
- 2, 22, 32 ……ポリアニリン
- 3, 23, 33 ……ソース領域
- 4, 14, 34 ……ドレイン領域
- 5, 15, 35 ……ポリイミド
- 6, 16, 36 ……ゲート絶縁膜
- 7, 17, 37 ……ゲート電極
- 8 ……イオン注入
- 18 ……容器
- 19 ……溶液
- 20 ……電極板
- 21 ……電界イオン
- 22 ……電源
- 38 ……ガス分子

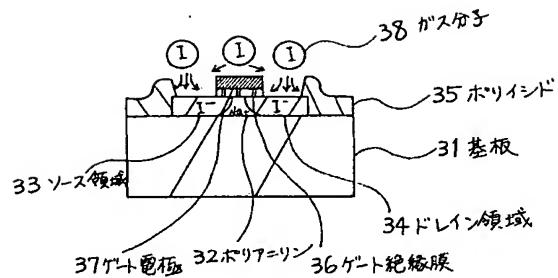
(7)



第1図



第2図



第 3 図

Docket # HUT-12807
Applic. # 101680,379
Applicant: Klank et al.
Lerner Greenberg Steiner LLP
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100 Fax: (954) 925-1101